

AUTOMATIC SETTING SYSTEM FOR PROCESSOR NUMBER IN PARALLEL COMPUTER

[4]

Veröffentlichungsnummer JP6266674

Veröffentlichungsdatum: 1994-09-22

Erfinder: NADEHARA KOUHEI

Anmelder: NIPPON ELECTRIC CO

Klassifikation:

- Internationale: G06F15/16; G06F15/163; G06F15/177;
G06F15/80; G06F15/16; G06F15/76; (IPC1-7):
G06F15/16; G06F15/16

- Europäische:

Anmeldenummer: JP19930050274 19930311

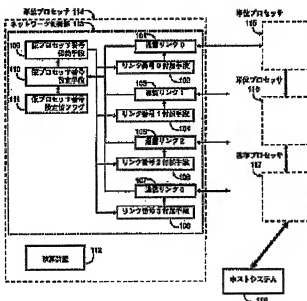
Prioritätsnummer(n): JP19930050274 19930311

Datenfehler hier melden

Zusammenfassung von JP6266674

PURPOSE: To automatically set continuous processor numbers without overlap in respective unit processors in a parallel computer system where the multiple unit processors are connected.

CONSTITUTION: The unit processor 114 consists of an arithmetic unit 112 and a network control part 113. The network control part 113 consists of four communication links 101, 103, 105 and 107, four link number addition means 102, 104, 106 and 108, a temporary processor number holding means 109, a temporary processor number setting means 110 and a temporary processor number set flag 111. The unit processor 114 makes communication with the adjacent unit processor 115 through the communication link 101. The plural unit processors 115, 116 and 117 having the same internal constitution as the unit processor 114 exist in the parallel computer system. The unit processor connected to a host system 118 is especially called as a reference processor 117.



Daten sind von der esp@cenet Datenbank verfügbar - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-266674

(43) 公開日 平成 6 年 (1994) 9 月 22 日

(51) Int.Cl.⁵

G 0 6 F 15/16

識別記号 庁内整理番号

3 1 0 B 7429-5L

4 0 0 D 9190-5L

F I

技術表示箇所

審査請求 有 請求項の数 2 O L (全 10 頁)

(21) 出願番号 特願平5-50274

(22) 出願日 平成 5 年 (1993) 3 月 11 日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 橋原 恒平

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

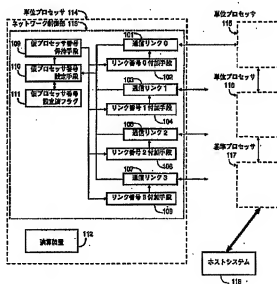
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 並列計算機におけるプロセッサ番号自動設定システム

(57) 【要約】

【目的】 単位プロセッサを多数接続した並列計算機システムにおいて、各単位プロセッサに自動的に重複のない連続したプロセッサ番号を設定することを目的とする。

【構成】 単位プロセッサ 114 は演算装置 112 およびネットワーク制御部 113 から構成される。ネットワーク制御部 113 は 4 個の通信リンク 101、103、105、107、4 個のリンク番号付加手段 102、104、106、108、仮プロセッサ番号保持手段 109、仮プロセッサ番号設定手段 110、仮プロセッサ番号設定済フラグ 111 より構成される。単位プロセッサ 114 は、通信リンク 101 を通して、隣接する単位プロセッサ 115 との通信を行う。並列計算機システム中には、単位プロセッサ 114 と同じ内部構成を持つ複数の単位プロセッサ 115、116、117 が存在するが、ホストシステム 118 と接続された単位プロセッサを特に基準プロセッサ 117 と呼ぶ。



1

【特許請求の範囲】

【請求項1】 隣接するプロセッサとの通信のための複数の通信リンクを持つ単位プロセッサを、前記通信リンクによって複数個接続した並列計算機におけるプロセッサ番号自動設定システムにおいて、

前記単位プロセッサが、仮に与えられた仮プロセッサ番号を保持する仮プロセッサ番号保持手段と、隣接する単位プロセッサから仮プロセッサ番号を受信した時に、前記仮プロセッサ番号保持手段に仮プロセッサ番号が未設定であった場合、仮プロセッサ番号を設定する仮プロセッサ番号設定手段と、前記仮プロセッサ番号保持手段に保持されている仮プロセッサ番号に通信リンク番号を付加し出力する複数のリンク番号付加手段とを有し、前記複数の通信リンクが、前記リンク番号付加手段の出力を新たな仮プロセッサ番号として隣接する単位プロセッサへ送出し、前記複数の単位プロセッサのうち、ある単位プロセッサを基準プロセッサとして最初の仮プロセッサ番号を送出することを特徴とする並列計算機におけるプロセッサ番号自動設定システム。

【請求項2】 前記単位プロセッサが、自分あるいは他の単位プロセッサが持つ仮プロセッサ番号を経路情報として、該経路情報が示す経路に従って該仮プロセッサ番号を前記基準プロセッサへ伝送する手段と、前記経路情報を更新及び保持する経路情報保持更新手段と、前記並列計算機システムの実使用時に用いられる実プロセッサ番号を前記基準プロセッサから該実プロセッサ番号に対応する仮プロセッサ番号を持つ単位プロセッサへ前記経路情報が示す経路に従って伝送する手段と、実プロセッサを保持する実プロセッサ保持手段と、自分の仮プロセッサ番号に対応する実プロセッサ番号を受信した時、受信した実プロセッサ番号を前記実プロセッサ番号保持手段に設定する実プロセッサ設定手段とを備え、前記基準プロセッサが、並列計算機システム内のすべての単位プロセッサが持つ仮プロセッサ番号をソートし、仮プロセッサ番号を実プロセッサ番号へ変換する仮プロセッサ番号ソート手段を備えることを特徴とする請求項1に記載の並列計算機におけるプロセッサ番号自動設定システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、並列計算機システムを構成する複数の単位プロセッサへのプロセッサ番号の自動設定方式に関する。

【0002】

【従来の技術】 図3に示す並列計算機システム33では、ネットワーク制御部に4個の通信リンクを持つ単位プロセッサを多数、メッシュ状に接続している。1992年電子情報通信学会秋期大会予稿集1-102頁に掲載のJacob Levison, Ichiro Kuroda および Takao Nishitani

2

の論文"Communication in a Reconfigurable DSP Array using Routing LSIs"に示されているように、この並列計算機システムにおいては、単位プロセッサがルーティング・テーブルを内蔵することで柔軟な通信機能を提供している。ルーティング・テーブルにもとづく通信機能を利用するには、並列計算機システムに含まれるすべての単位プロセッサの、ルーティング・テーブルを初期化することが必要である。そして、ルーティング・テーブルを初期化するためには、ある単位プロセッサを他の単位プロセッサと区別するために、あらかじめすべての単位プロセッサに、他の単位プロセッサと異なるプロセッサ番号が設定されている必要がある。ルーティング・テーブルを初期化するまでは、隣接する単位プロセッサ間でのみ通信が可能である。

【0003】 従来、複数の単位プロセッサを含む並列計算機システムにおいて、すべての単位プロセッサに対し、他の単位プロセッサと異なるプロセッサ番号を設定する方法としては、

(1) プロセッサ番号を設定するハードウェア・スイッチを各単位プロセッサに設け、おのおのの単位プロセッサがその値を読み取る。

(2) 各単位プロセッサが持つ読み出し専用メモリに、各単位プロセッサ固有のプロセッサ番号を記憶させ、おのおのの単位プロセッサがその値を読み取る。といった方法があった。

【0004】

【発明が解決しようとする課題】 しかし、従来の技術

(1) に書かれた方式では、

(1) すべての単位プロセッサごとに、ハードウェア・スイッチの設定を行う必要がある。という問題がある。

【0005】 また従来の技術 (2) に書かれた方式では、

(2) すべての単位プロセッサごとに異なる内容の、読み出し専用メモリを用意する必要がある。という問題がある。

【0006】 さらに従来の技術 (1)、(2) に書かれた両方式とも

(3) 単位プロセッサ台数や通信リンクの接続形態の變更への対応を自動的に行うことができない。

(4) すべての単位プロセッサに正しいプロセッサ番号が設定されることが必ずしも保証されない。すべての単位プロセッサに正しいプロセッサ番号が設定されていることを、人間が注意深く確認するしかない。という問題がある。

【0007】 本発明は、ハードウェアあるいはソフトウェア的に、単位プロセッサに固有のプロセッサ番号を記憶させることなく、隣接する単位プロセッサとの通信のみを用い、並列計算機システムに含まれるプロセッサ台数や通信リンクの接続形態を並列計算機システムが自

3

動的に認識することで、並列計算機システムを構成する初期状態では何らのプロセッサ識別手段を持たないすべての単位プロセッサに、おのこの単位プロセッサを区別するための整合性のとれたプロセッサ番号の設定を行うことを可能にする。

【0008】

【課題を解決するための手段】本発明の第1の並列計算機におけるプロセッサ番号自動設定システムは、隣接するプロセッサとの通信のための複数の通信リンクを持つ単位プロセッサを、前記通信リンクによって複数個接続した並列計算機におけるプロセッサ番号設定システムにおいて、前記単位プロセッサが、仮に与えられた仮プロセッサ番号を保持する仮プロセッサ番号保持手段と、隣接する単位プロセッサから仮プロセッサ番号を受信した時に、前記仮プロセッサ番号保持手段に仮プロセッサ番号が未設定であった場合、仮プロセッサ番号を設定する仮プロセッサ番号設定手段と、前記仮プロセッサ番号保持手段に保持されている仮プロセッサ番号に通信リンク番号を付加し出力する複数のリンク番号付加手段とを有し、前記複数の通信リンクが、前記リンク番号付加手段の出力を新たな仮プロセッサ番号として隣接する単位プロセッサへ送出し、前記複数の単位プロセッサのうち、ある単位プロセッサを基準プロセッサとして最初の仮プロセッサ番号を送出することを特徴とする。

【0009】また、本発明の第2の並列計算機におけるプロセッサ番号自動設定システムは、前記単位プロセッサが、自分あるいは他の単位プロセッサが持つ仮プロセッサ番号を経路情報として、該経路情報が示す経路に従って該仮プロセッサ番号を前記基準プロセッサへ伝達する手段と、前記経路情報を更新及び保持する経路情報保持更新手段と、前記並列計算機システムの実用時に用いられる実プロセッサ番号を前記基準プロセッサから該実プロセッサ番号に対応する仮プロセッサ番号を持つ単位プロセッサへ前記経路情報が示す経路に従って伝達する手段と、実プロセッサを保持する実プロセッサ保持手段と、自分の仮プロセッサ番号に対応する実プロセッサ番号を受信した時、受信した実プロセッサ番号を前記実プロセッサ番号保持手段に設定する実プロセッサ設定手段とを備え、前記基準プロセッサが、並列計算機システム内のすべての単位プロセッサが持つ仮プロセッサ番号をソートし、仮プロセッサ番号を実プロセッサ番号へ変換する仮プロセッサ番号ソート手段を備えることを特徴とする。

【0010】

【作用】本発明においては、まず各単位プロセッサが隣接プロセッサ間通信のみを用いて基準となるプロセッサからの相対的な位置を認識し自己の仮プロセッサ番号とすることで、単位プロセッサ台数や通信リンクの接続関係に依存することなく、重複のないプロセッサ番号を、各単位プロセッサに自動的に付けることが可能となる。

4

【0011】基準プロセッサからみた単位プロセッサの相対的位置の表現には、一般的に複数の表現方法があるが、ある相対位置の表現に対応する単位プロセッサは唯一に定まる。すなわち、ある単位プロセッサに付けられる可能性がある仮プロセッサ番号は必ずしも唯一ではないが、ある仮プロセッサ番号は必ず特定の単位プロセッサに与えられる。従って、仮プロセッサ番号は重複せず、並列計算機システム内に同じ仮プロセッサ番号を持つ単位プロセッサが複数存在することはない。すなわち、重複のない仮プロセッサ番号をそれぞれの単位プロセッサに設定することができる。

【0012】次に、この仮プロセッサ番号をソートし、連続した実プロセッサ番号に変換し、変換された実プロセッサ番号を隣接プロセッサ間通信のみを用いて対応する仮プロセッサ番号を持つ単位プロセッサへ伝達し、実際の通信に用いるプロセッサ番号として設定することで、すべての単位プロセッサに重複のない連続したプロセッサ番号を付けることができる。

【0013】これらの手続きは単位プロセッサ番号設定のために単位プロセッサごとの、特別なハードウェアあるいはソフトウェア的な設定を要求しないため、すべての単位プロセッサのハードウェア的およびソフトウェア的構成を同一とすることができると同時に、個別にプロセッサ番号を設定する手間を省くことができる。

【0014】

【実施例】図1に本発明の第1の実施例を示す。図1に示されるように、単位プロセッサ114は演算装置112およびネットワーク制御部113から構成される。ネットワーク制御部113は4個の通信リンク101、103、105、107、4個のリンク番号付加手段102、104、106、108、仮プロセッサ番号保持手段109、仮プロセッサ番号設定手段110、仮プロセッサ番号設定済フラグ111より構成される。単位プロセッサ114は、通信リンク101を通して、隣接する単位プロセッサ115との通信を行う。並列計算機システム中には、単位プロセッサ114と同じ内部構成を持つ複数の単位プロセッサ115、116、117が存在するが、ホストシステム118と接続された単位プロセッサを特に基準プロセッサ117と呼ぶ。

【0015】並列計算機システムは、図1に示されるように、多数の単位プロセッサ114、115が通信リンク101で接続されることで構成される。並列計算機システムに含まれる単位プロセッサのうち1個117が、ホストシステム118と接続され、並列計算機システムをホストシステム118から制御することを可能にしている。

【0016】図4を用いて、図1に示す本発明の第1の実施例の動作を説明する。図4は、重複のない仮プロセッサ番号を各単位プロセッサに設定するシステムの動作が示されている。

【0017】まず、隣接する単位プロセッサから仮プロセッサ番号を受け取った単位プロセッサ114 (図4 42) 中の仮プロセッサ番号設定手段110は、仮プロセッサ番号設定済フラグ111を調べ (図4 43)、仮プロセッサ番号保持手段109に仮プロセッサ番号が未設定であった場合、受け取った仮プロセッサ番号を自己の仮プロセッサ番号として仮プロセッサ番号保持手段109に設定し (図4 44)、仮プロセッサ番号設定済フラグ111を仮プロセッサ番号未設定から設定済に変更し (図4 45)、また、その仮プロセッサ番号に送出通信リンク番号を付加した番号を新しい仮プロセッサ番号として4個の通信リンク101, 103, 105, 107それぞれから隣接する単位プロセッサに送出する (図4 46)。

【0018】仮プロセッサ番号設定の起点として、基準プロセッサである単位プロセッサ117の仮プロセッサ番号は“0”に設定する (図4 47)。基準プロセッサ117が持つ仮プロセッサ番号設定手段は、その仮プロセッサ番号“0”を自身の仮プロセッサ番号保持手段に設定し (図4 44)、自身の仮プロセッサ番号設定済フラグを未設定から設定済に変更する (図4 45)。また、自身が持つ4個の通信リンクそれぞれから、仮プロセッサ保持手段に設定されている自身の仮プロセッサ番号“0”に送出通信リンク番号を付加した仮プロセッサ番号を送出する (図4 46)。

【0019】ここでそれぞれの単位プロセッサが持つ4個の通信リンクの位置を北、南、東、西と呼び、北、南、東、西に位置する通信リンクにはそれぞれ通信リンク番号“0”, “1”, “2”, “3”を与えるものとする。基準プロセッサ117の仮プロセッサ番号は“0”と設定されたため、基準プロセッサ117は、北側の通信リンクから“00”, 南側の通信リンクから“01”, 東側の通信リンクから“02”, 西側の通信リンクから“03”なる仮プロセッサ番号を送出する。

【0020】以上の動作を、並列計算機システムに含まれるすべての単位プロセッサに行わせると、基準プロセッサ117に近い単位プロセッサから遠い単位プロセッサへ順に仮プロセッサ番号が付けられる。図5は、仮プロセッサ番号設定の途中経過をあらわす。仮プロセッサ番号は、基準プロセッサからの相対的な位置関係を示す。例えば、仮プロセッサ番号“0303”の単位プロセッサは、基準プロセッサから西、北、西の位置にある。

【0021】このようにして、隣接プロセッサ間通信のみを用いて、重複のない仮プロセッサ番号をそれぞれの単位プロセッサに設定することができる。

【0022】本発明の第2の実施例では、第1の実施例で示した方法で各単位プロセッサに付けられた、不連続かつ可変長の仮プロセッサ番号を、重複のない連続した実プロセッサ番号に変換し、効率的な処理を可能にす

る。

【0023】図2に本発明の第2の実施例を示す。図2に示されるように、単位プロセッサ213は演算装置211およびネットワーク制御部212から構成される。ネットワーク制御部212は4個の通信リンク201, 202, 203, 204、仮プロセッサ番号保持手段205、実プロセッサ番号設定手段206、実プロセッサ番号保持手段207、仮プロセッサ番号伝達手段208、経路情報保持更新手段209、実プロセッサ番号伝達手段210より構成される。ここでは、図1に示したリンク付加手段102, 104, 106, 108、仮プロセッサ番号設定手段110、仮プロセッサ番号設定済フラグ111の記載は省略してある。単位プロセッサ213は、通信リンク201を通して、隣接する単位プロセッサ214との通信を行う。並列計算機システム中には、単位プロセッサ213と同じ内部構成を持つ複数の単位プロセッサ214, 215, 216が存在するが、ホストシステム218と接続された単位プロセッサを特に基準プロセッサ216と呼ぶ。基準プロセッサ216は、仮プロセッサ番号ソート手段217を持つ。

【0024】並列計算機システムは、図2に示されるように、多数の単位プロセッサ213, 214が通信リンク201で接続されることで構成される。並列計算機システムに含まれる単位プロセッサのうち1個216が、ホストシステム218と接続され、並列計算機システムをホストシステム218から制御することを可能にしている。

【0025】図6を用いて、本発明の第2の実施例における各単位プロセッサに実プロセッサ番号を設定する動作を説明する。

【0026】並列計算機中のプロセッサが持つすべての仮プロセッサ番号は、その仮プロセッサ番号を持つ単位プロセッサから基準プロセッサ216までの経路上に存在する単位プロセッサの、仮プロセッサ番号伝達手段208を経由して基準プロセッサ216に集められ (図6 61)、基準プロセッサ216中の仮プロセッサ番号ソート手段217によって例えば辞書的順序にソートされ、連続した実プロセッサ番号に変換される (図6 62)。変換後の実プロセッサ番号は対応する仮プロセッサ番号とともに、基準プロセッサ216からその実プロセッサ番号に対応する仮プロセッサ番号を持つプロセッサまで、途中経由する単位プロセッサの仮プロセッサ番号伝達手段208と実プロセッサ番号伝達手段210を使用して転送され (図6 63)、対応する仮プロセッサ番号を持つプロセッサ内の実プロセッサ番号設定手段206によって実プロセッサ番号保持手段207に設定される。

【0027】仮プロセッサ番号を基準プロセッサ216へ伝達する、あるいは仮プロセッサ番号と実プロセッサ番号の組み合わせを基準プロセッサ216から、仮プロ

7

セッサ番号に対応する単位プロセッサへ伝達する場合、その伝達経路の経路情報としては仮プロセッサ番号のコピーが用いられる。

【0028】仮プロセッサ番号を基準プロセッサ216へ伝達する場合、経路情報保持更新手段209は、経路情報の末尾の数字が“0”なら南側の通信リンク202に、“1”なら北側の通信リンク201に、“2”なら西側の通信リンク204に、“3”なら東側の通信リンク203に、仮プロセッサ番号および経路情報を転送する。このとき経路情報の末尾の数字は削除される。同様に、実プロセッサ番号を基準プロセッサ216から伝達する場合、経路情報保持更新手段209は、経路情報の末尾の数字が“0”なら北側の通信リンク202に、“1”なら南側通信リンク201に、“2”なら東側の通信リンク204に、“3”なら西側に実プロセッサ番号および経路情報を転送する。このとき経路情報の末尾の数字は削除される。

【0029】例えば、仮プロセッサ番号“0303”の単位プロセッサは、基準プロセッサから西、北、西の位置にある。従って、この単位プロセッサから基準プロセッサ216へ仮プロセッサ番号を伝達するには、隣接プロセッサ間通信を東、南、東の順で行えばよい。

【0030】仮プロセッサ番号“0303”の単位プロセッサが、自己の仮プロセッサ番号を基準プロセッサ216へ伝達するには、まず経路情報保持更新手段209が仮プロセッサ番号“0303”をコピーして経路情報とし、末尾の数字“3”を参照する。これは東側に位置する隣接単位プロセッサに仮プロセッサ番号を送ればよいことを示す。実際に東側に位置する仮プロセッサ番号を送る場合、経路情報として用いている仮プロセッサ番号のコピーから末尾の数字を削除した“030”を経路情報として仮プロセッサ番号と共に送る。

【0031】仮プロセッサ番号“0303”、経路情報“030”を受信した単位プロセッサの経路情報保持更新手段209は、経路情報の末尾の数字“0”を参照し、自身の南側に位置する単位プロセッサへ仮プロセッサ番号“0303”、および末尾の数字を削除した後の経路情報“03”を送る。仮プロセッサ番号“0303”、経路情報“03”を受信した単位プロセッサの経路情報保持更新手段209は、経路情報の末尾の数字“3”を参照し、自身の東側に位置する単位プロセッサへ仮プロセッサ番号“0303”、および末尾の数字を削除した後の経路情報“0”を送る。仮プロセッサ番号“0303”、経路情報“0”を受信した単位プロセッサの経路情報保持更新手段209は、基準プロセッサ220である。このようにして仮プロセッサ番号“0303”が基準プロセッサ216へ伝達される。

【0032】逆に、基準プロセッサ216から仮プロセッサ番号“0303”を持つ単位プロセッサへ実プロセッサ番号を伝達するには、隣接プロセッサ間通信を西、

8

北、西の順で行えばよい。このようにして隣接プロセッサ間通信のみを用いて並列計算機システムに含まれるすべての単位プロセッサに実プロセッサ番号を設定することができる。

【0033】図7は、仮プロセッサ番号をソートして作成された、仮プロセッサ番号と実プロセッサ番号の対応表の例であり、図8は実プロセッサ番号の設定が完了した並列計算機システムの例である。

【0034】図1中の単位プロセッサ114、115、116、117および図2中の単位プロセッサ213、214、215、216は、ルーティング・テーブルを内蔵することで柔軟な通信機能を提供しているが、ルーティング・テーブルにもづく通信機能を利用するには、すべての単位プロセッサに、重複のない連続した実プロセッサ番号を設定し、ルーティング・テーブルを初期化する必要がある。すべての単位プロセッサに実プロセッサ番号を設定し、ルーティング・テーブルを初期化するまでは、隣接する単位プロセッサ間でのみ通信が可能である。従って仮プロセッサ番号および実プロセッサ番号の設定を目的とする本発明の過程においては隣接プロセッサ間通信のみが利用可能であり、本発明の手続きは隣接プロセッサ間通信のみを利用して行われている。

【0035】本実施例では、通信リンク本数は1単位プロセッサあたり4本であるとして説明したが、1個の単位プロセッサが2本以上の通信リンクを持っていれば、本発明の手続きは適用できる。また、本実施例では、単位プロセッサがメッシュ状に接続されているとして説明したが、本発明の手続きはリニア・アレイ、トラスなど任意形状の接続形態に適用できる。さらに、本発明の手続きは非規則的な接続形態に対しても使用できる。すなわち、2個の隣接する単位プロセッサ間に複数の通信リンクが存在する、あるいは任意の位置に接続されない通信リンクが存在しても、本発明の手続きは適用できる。

【0036】

【発明の効果】本発明を用いれば、並列計算機に含まれる多数の同一構成の単位プロセッサに対し、自動的に重複のない連続したプロセッサ番号を設定することができる。

【0037】従来方式では、あらかじめ各単位プロセッサにプロセッサ番号をハードウェア的あるいはソフトウェア的に記憶させているため、ハードウェアあるいはソフトウェアを単位プロセッサごとに変更する必要があるが、本発明によれば、すべての単位プロセッサのハードウェアおよびソフトウェアを同一の構成とすることができ、並列計算機の製造および管理が容易になる。

【0038】同様に、従来方式では、あらかじめ各単位プロセッサにプロセッサ番号をハードウェア的あるいはソフトウェア的に記憶させているため、単位プロセッサ

9

台数の変更あるいは単位プロセッサを接続する通信リンクの接続形態を変更した場合は、ハードウェア的あるいはソフトウェア的な設定を変更しなければならないが、本発明によれば、単位プロセッサ台数の変更あるいは単位プロセッサを接続する通信リンクの接続形態を変更した場合でも、ハードウェア的あるいはソフトウェア的な設定の変更は不要である。

【図面の簡単な説明】

【図1】本発明の第1の実施例におけるシステムの構成図である。

【図2】本発明の第2の実施例におけるシステムの構成図である。

【図3】並列計算機全体の構成をあらわす図である。

【図4】本発明の第1の実施例におけるシステムの動作をあらわすフローチャートである。

【図5】仮プロセッサ番号設定の途中経過を示す図である。

【図6】本発明の第2の実施例におけるシステムの動作をあらわすフローチャートである。

【図7】仮プロセッサ番号と実プロセッサ番号の対応の例をあらわす図である。

【図8】実プロセッサ番号の設定が完了した並列計算機システムを表す図である。

【符号の説明】

- 31 ホストシステム
- 32 基準プロセッサ
- 33 並列計算機システム
- 101, 103, 105, 107 通信リンク

10

102, 104, 106, 108 通信リンク番号付加手段

109 仮プロセッサ番号保持手段

110 仮プロセッサ番号設定手段

111 仮プロセッサ番号設定済フラグ

112 演算装置

113 ネットワーク制御部

114, 115, 116 単位プロセッサ

117 基準プロセッサ

10 201, 202, 203, 204 通信リンク

205 仮プロセッサ番号保持手段

206 実プロセッサ番号設定手段

207 実プロセッサ番号保持手段

208 仮プロセッサ番号伝達手段

209 経路情報保持更新手段

210 実プロセッサ番号伝達手段

211 演算装置

212 ネットワーク制御部

213, 214, 215 単位プロセッサ

216 基準プロセッサ

217 仮プロセッサ番号ソート手段

218 ホストシステム

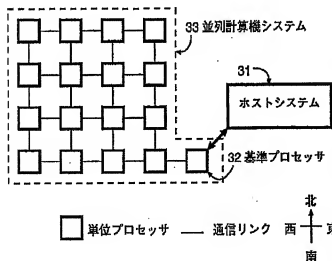
501 基準プロセッサ

502~508, 510, 511, 514 仮プロセッサ番号が設定された単位プロセッサ

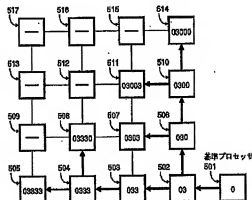
509, 512, 513, 515, 516, 517 仮プロセッサ番号が設定されていない単位プロセッサ

801 基準プロセッサ

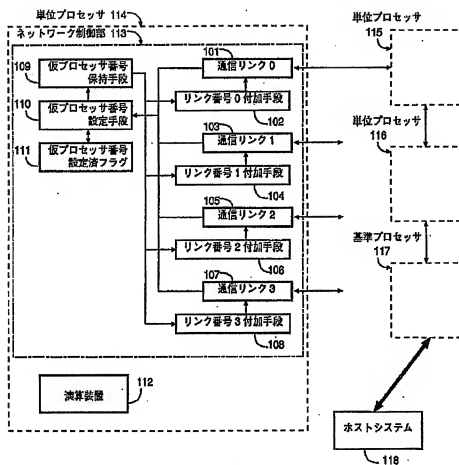
【図3】



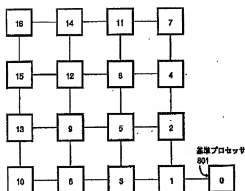
【図5】



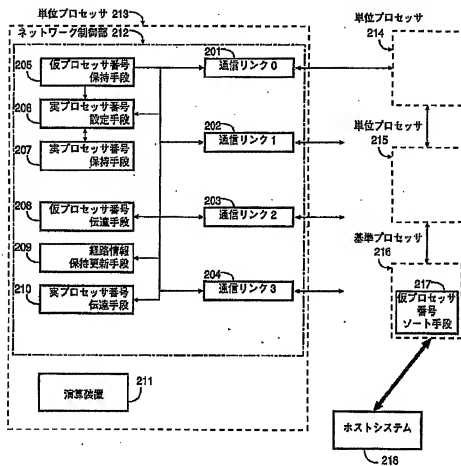
【図1】



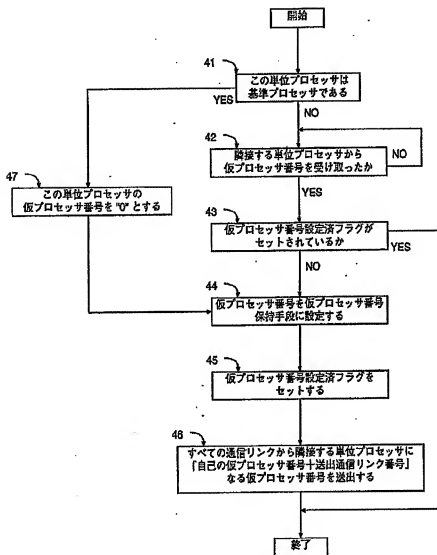
【図8】



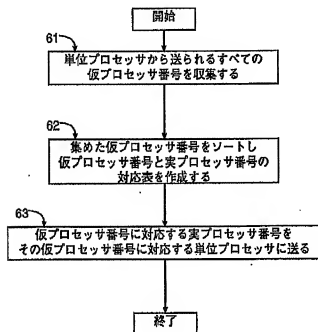
【図2】



【図4】



【図6】



【図7】

仮プロセッサ番号	実プロセッサ番号
0	0
03	1
030	2
033	3
0300	4
0303	5
0333	6
03000	7
03003	8
03330	9
03333	10
030003	11
030030	12
033330	13
0300033	14
0333300	15
03000333	16